

# ウエハ圧縮成型による柔軟な樹脂の高集積化

東北大学 大学院工学研究科 福島 誉史

## 1. はじめに

本研究では、硬い半導体チップを柔軟な樹脂に内蔵した高集積フレキシブルデバイスの作製に資する技術基盤の構築を目指す。半導体微細加工が可能なウエハを使った圧縮成型技術をフレキシブルデバイスの作製に使用する点が本研究の特色である。そのため、ウエハスケールで解像度の高いフォトリソグラフィ等のプロセスを使用することができる。また、中継基板であるパッケージやプリント基板を使わずに、最終構造体に電子システムを直接構成できるので、最短距離でチップ間を接続して高速信号伝送を実現することが可能となる。最大の特長は、有機半導体やアモルファス、あるいは多結晶半導体を使ったフレキシブルデバイスに比べて圧倒的に高い性能を持つフレキシブルデバイスが単結晶の半導体を使って作製できる点と、印刷配線やシートレベルの微細加工が難しいプロセスを使わずにウエハレベルのプロセスを適用してフレキシブルなデバイスを作製できる点である。また、従来のフレキシブル基板技術に比べ、チップの接合工程とパッケージング工程を削除できるため、歩留りや製造コストの面で大きなメリットがある。

## 2. 目的

ここで開発する技術は、ウェアラブルデバイスやディスプレイなどフレキシブルデバイスが適用できる多くの分野で利用可能であるが、本研究では特にヘルスケアモニタリングを意識した生体情報取得センサを意識して研究開発を行うことを目的とした。

以下に示すように大きく3つの目標を設定した。

- (1) チップ内蔵フレキシブル樹脂のウエハスケール圧縮成型(チップ仮固定・剥離も含む)の実現
- (2) 上記圧縮成型条件の最適化と高密度配線形成(線幅 10 $\mu\text{m}$  以下)
- (3) チップを内蔵した樹脂構造体の圧縮成型技術の確立(曲率半径 20mm 以下)

ここでは特に、生体適合性の高いPDMS(ポリジメチルシロキサン)とメディカルグレードのフレキシブルエポキシ樹脂をフレキシブル基板として採用し、上記目標の達成に努めた。

## 3. 実用的な価値、実用化の見込など

単結晶シリコンは、産業のコメとまで言われた半導体微細加工技術の分野で長く実績がある。ムーアの法則が終焉したと言われる現在でも世界市場は年率数%で伸びており、50兆円を超える巨大なマーケットが、人工知能の普及などにも支えられて今後も継続的に成長すると言われている。しかたって、フレキシブルデバイスの材料として使用する単結晶半導体チップ自体は、実績の少ない有機半導体などと比べると実用レベルに近い。

本研究ではこのチップをフレキシブル基板に内蔵してパッケージングするとともにチップ間をインターコネクティングして、システムとして機能させるための技術開発を行う。硬い樹脂を用いたこのようなシステム化技術は、ウエハレベルパッケージング技術の進歩により、例えば iPhone のプロセッサとメモリをつなぐ技術として実用化されている。本研究では柔らかい樹脂でこのシステム化技術の創成に挑戦しているため技術的なハードルは高いが、硬い樹脂での先行例を見ると、実用化に遠くない技術であると期待している。現在、大学発のベンチャー企業を通して、類似技術を使った別のアプリケーションで特許を申請中である。

## 4. 研究内容の詳細

全体的なフレキシブルデバイスの作製工程を図1に示す。樹脂の厚さは 500 $\mu\text{m}$  以下、チップ厚さは 100-400 $\mu\text{m}$ 、チップの一边は 0.1-3mm 角とする。このような工程に適用可能な樹脂、接着層、剥離層を選定し、図1に示す工程の実現、幅 10 $\mu\text{m}$  以下の Si チップ間配線の形成、および曲率半径 20mm で千回以上の繰返し曲げに耐えるチップ内蔵高集積フレキシブルデバイスの創出に挑戦した。

まず、Si チップを反転させて剥離可能な仮接着層に一時的に固定(接着と剥離)する技術の開発に取り組んだ。次いで、樹脂をウエハ形状に圧縮成型し、チップを樹脂に内蔵させた状態で剥離する技術の開発に取り組んだ。最後に、チップを内蔵した樹脂の上にウエハレベルで微細な配線を形成する技術の開発に取り組み、曲げ耐性を評価した。

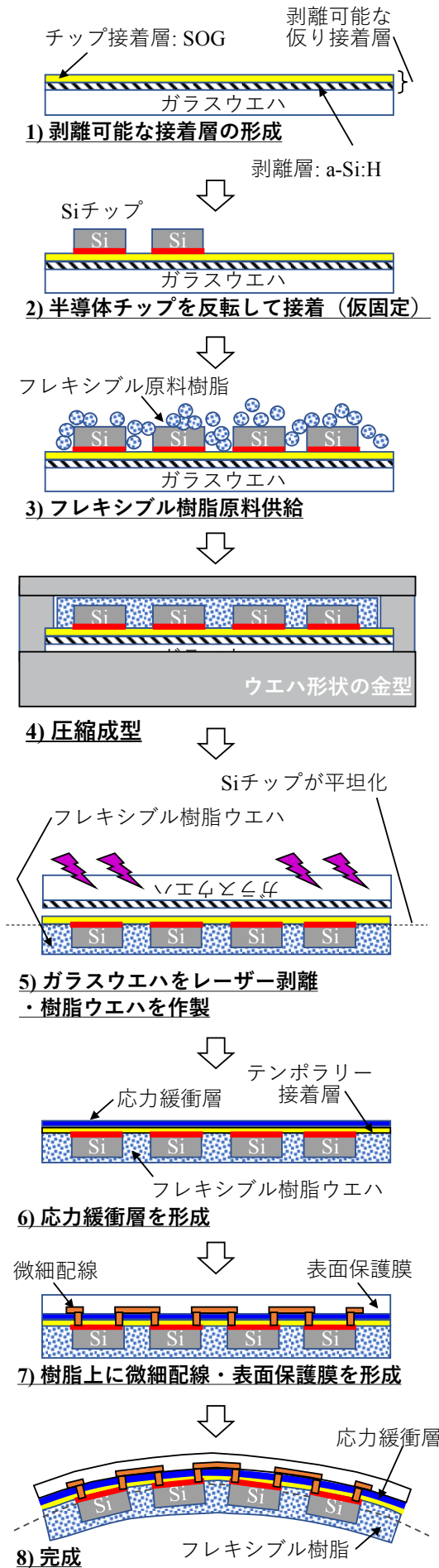


図1 プロセスフロー

#### 4-1. 仮り接着技術

この技術の鍵となるのは剥離可能な仮り接着層の選定である。本研究では、水素化アモルファスシリコン(以下、a-Si:H と記す)を剥離層として選定した。この材料は、350°C以上の加熱でも脱ガスが無く、高エネルギーの紫外線照射により脱水素反応が進行し、a-Si:H 上に成膜した薄膜に強い応力を与えることなく剥がせることが知られている。ここではチップ接着層に同じく耐熱性の高い有機無機ハイブリッド材スピノングラス(SOG)を使用し、a-Si:H と SOG の二層構造で、温和な条件で剥離できる接合と耐熱性の高い強固な接合を併用できる構成を設計した。

図2に示すように、表面に SiO<sub>2</sub> 膜を成膜した Si チップは SOG を介して a-Si:H を堆積させたガラス基板に強固に接合できた。ここで使用したチップサイズは 3mm 角であり、平均シヤ強度は 10MPa であった。一方、図3に示すように、a-Si:H を堆積させた膜は波長 248nm のエキシマレーザーにより容易に剥離できた。レーザーの照射エネルギー密度 150mJ/cm<sup>2</sup> 以上、且つレーザーの走査速度 0.5mm/sec 以上の条件でチップに損傷無く剥離できることが分かった。以上のように、半導体製造工程で適用可能な SOG と a-Si:H から構成される二層構造の薄膜を使用することにより、強固に接合したチップを温和な条件で剥離できることを示した。

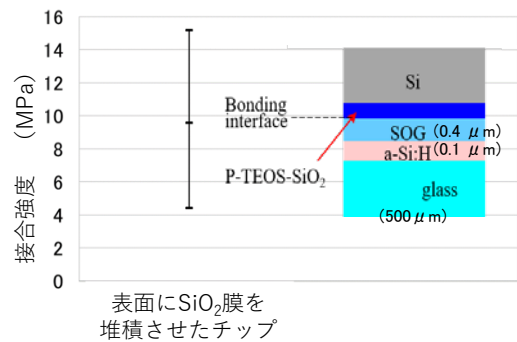


図2 SOG を介したチップの接合強度

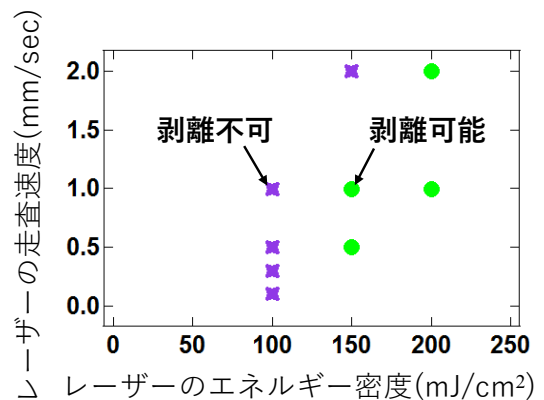


図3 a-Si:H を介したチップの剥離特性

#### 4-2. ウェハレベル圧縮成型技術

ここでは高生体適合性のシリコン樹脂 PDMS<sup>1)</sup> <sup>2)</sup>とメディカルグレードのフレキシブルエポキシ樹脂 <sup>3)</sup>の二つをウェハレベルで圧縮成型することを試みた。高い平坦性を有するシリコンウェハの厚さは 500 $\mu\text{m}$  のものを使用した。図1の工程4のように、チップが固定された仮り接着層の上に供給した樹脂を未硬化の状態で2枚のウェハで挟み込んで圧縮成型した。外周にテフロン系のリングを設置してオーバーフローを防ぎ、樹脂の密度からウェハ間の空隙に必要な主剤と硬化剤量を精密に秤量して樹脂原料を注型した。PDMS は常温でも硬化可能であるが、今回は金型の温度を 80 $^{\circ}\text{C}$  で 30 分、一方フレキシブルエポキシ樹脂は金型の温度を 90 $^{\circ}\text{C}$  で 4 時間かけて熱硬化するとともにウェハの形状に圧縮成型した。1mm 角のチップ1つあたりにかかる圧力を 0.1MPa とし、ウェハ上に設置した同径の円柱状の錘の重さを制御して成形圧力を最適化した。ウェハ形状に圧縮成型した PDMS とフレキシブルエポキシ樹脂の写真を図4に示す。PDMS が高い柔軟性を示すのは当然であるが、写真から分かるようにフレキシブルエポキシも高い柔軟性を示し、且つ、表面粗さを制御することによって高い透明性を示した。

(a) PDMS



(b) フレキシブルエポキシ



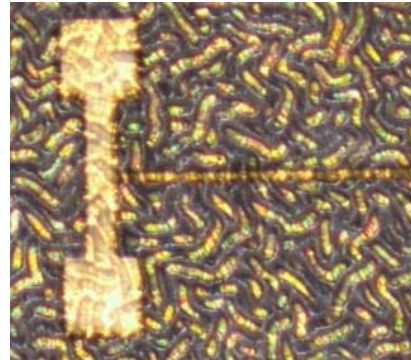
図4 ウェハ形状に圧縮成型した樹脂の写真

#### 4-3. フレキシブル基板上への配線形成技術

チップを反転させて仮り接着層に固定して圧縮成型すると、剥離後、シリコンウェハの上にチップの表面とフレキシブル樹脂の表面が平坦化された状態となる。機械的な研削や研磨、切削などを行わずに高い平坦性が得られる点はウェハレベルのプロセスに高い適合性を示す。一般的に行われているフォトリソグラフィやスパッタリング、エッチングなどのプロセスを用いることができ、内蔵されたチップ間を接続する微細な配線を形成するには非常に有益な構造となる。

ところが PDMS や今回使用したフレキシブルエポキシ樹脂のように柔軟な材料は金属に比べてヤング率が非常に低い。この特性は半導体製造工程で用いられるフォトリソグラフィなどの工程で使用される比較的低温(150 $^{\circ}\text{C}$ 以下)でも、熱膨張係数の違いが引き起こす樹脂の弾性変形に金属が追従できず皺やクラック、断線などの不良を引き起こすことが分かった。そこで本研究では、フレキシブル樹脂と金属の中間の弾性率を示す応力緩衝層を採用してこの問題を解決し、繰り返し曲げ耐性に耐えられるフレキシブルデバイスの配線形成に取り組んだ。金属には Au(弾性率 80GPa)、応力緩衝層には弾性率が 2GPa 程度のパリレンを採用した。

(a) 応力緩衝層未使用



(b) 応力緩衝層使用

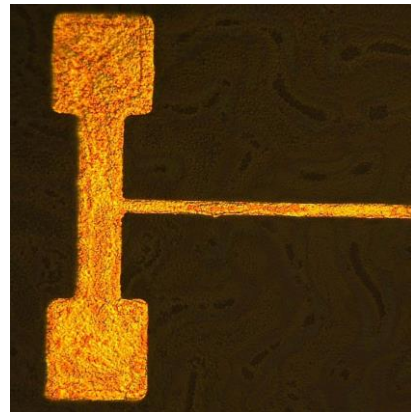


図5 PDMS 上に形成した微細 Au 配線の写真



図5に示すように、PDMSと金属配線の間には厚さ $1\mu\text{m}$ のポリレン応力緩衝層を挿入した系では、配線幅 $10\mu\text{m}$ の微細配線が容易に形成できた<sup>2)</sup>。一方、ポリレンを使用しない系では大きく皺が寄る構造が得られた。この皺は、Au薄膜を堆積させる際のスパッタリングの冷却時間を長くすることでも抑えることができることも分かった。同様に、フレキシブルエポキシにも皺やクラックの発生無くAu配線(厚さ $500\text{nm}$ )を形成することができた<sup>3)</sup>。

フレキシブルエポキシを応力緩衝層、PDMSを基板に使って埋め込んだ半導体チップの写真を図6に示す。図7に示すように、半導体チップに形成されたCMOSの動作特性が配線形成前後で変動の無いことを確認できた。



図6 フレキシブルエポキシ/PDMSに圧縮成型で埋め込んだチップの写真

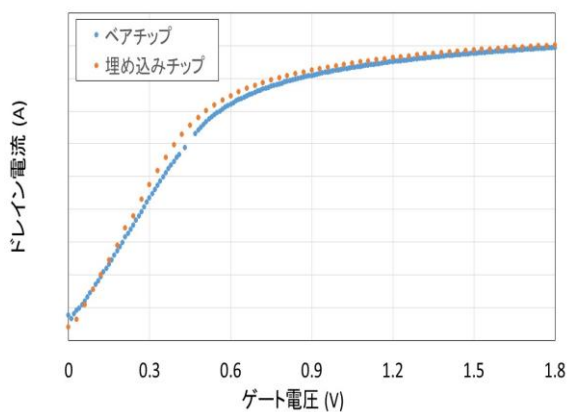


図7 埋め込み前後のCMOSの動作特性

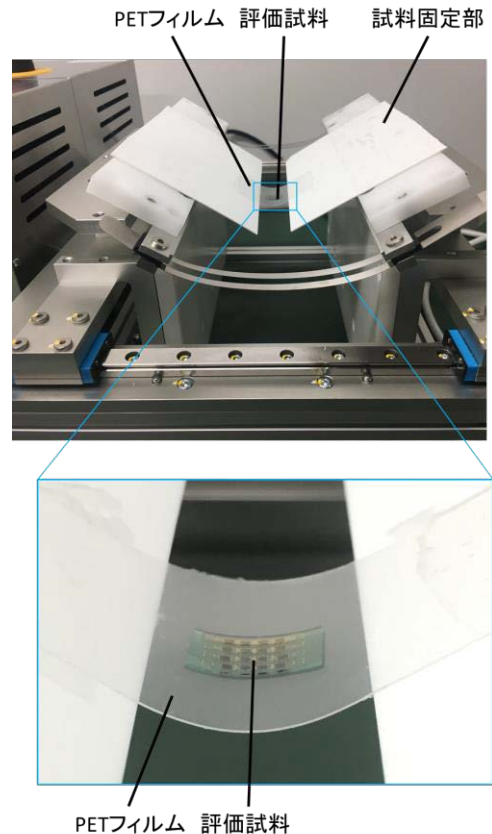


図8 繰り返し曲げ試験の様子

ここで作製したサンプルを用いて、図に示す繰り返し曲げ試験を行った。ここでは Tension-free U-shape folding tester (DLMLH-FS / Yuasa)を用いた。配線幅は $10\mu\text{m}$ 、 $50\mu\text{m}$ 、 $100\mu\text{m}$ の3種類とし、曲率半径 $20\text{mm}$ で曲げ試験を行った。また、四端子測定法により配線抵抗を測定した。この結果から、幅 $50\mu\text{m}$ 、 $100\mu\text{m}$ の配線で1000回の曲げ試験後も電氣的に導通していることが分かった<sup>1)</sup>。柔らかい樹脂の変形を吸収することによって評価サンプルの機械的耐久性を大幅に向上させることができた。

## 5. まとめ(結言)

本研究では、SOGとa-Si:Hを用いた温和なレーザー剥離技術をフレキシブルデバイスに適用できる可能性を示した。また、フレキシブルな樹脂にチップを内蔵させ、ヤング率の高い応力緩衝層薄膜を金属下に敷くことで曲げ耐性の高い高集積フレキシブルデバイスを作製することができた。

## 6. 参考文献等

- 1) 煤孫、福島ら, 第 79 回応用物理学会秋季学術講演会 講演予稿集, 21a-PA2-20.
- 2) 煤孫、福島ら, 第 66 回応用物理学会春季学術講演会 講演予稿集, 11p-M111-9.
- 3) 島、福島ら, 第 66 回応用物理学会春季学術講演会講演予稿集, 9p-S421-3.